

[Previous Doc](#)   [Next Doc](#)   [Go to Doc#](#)  
[First Hit](#)

[Generate Collection](#)

L7: Entry 38 of 47

File: JPAB

Jan 14, 1994

JP 6-6170(

PUB-NO: JP406006170A

DOCUMENT-IDENTIFIER: JP 06006170 A

TITLE: SURFACE ELASTIC WAVE BRANCHING FILTER

PUBN-DATE: January 14, 1994

INVENTOR-INFORMATION:

NAME

COUNTRY

TANIGUCHI, GENJI

SATO, YOSHIO

MIYASHITA, TSUTOMU

IGATA, OSAMU

ASSIGNEE-INFORMATION:

NAME

COUNTRY

FUJITSU LTD

APPL-NO: JP04159324

APPL-DATE: June 18, 1992

US-CL-CURRENT: 333/193

INT-CL (IPC): H03H 9/25; H03H 9/64

ABSTRACT:

PURPOSE: To prevent signal interference between both filter chips by incorporating the two filter chips having a different center frequency back to back in a package having a recessed chamber reverse directed opening to each other with an intermediate partition wall of the package sandwiched.

CONSTITUTION: The unified package P has recessed chambers 11, 12 each having an opening in reverse direction to each other with an intermediate partition wall 13 sandwiched. Then two surface acoustic wave band pass filter chips T1, T2 having a different center frequency are separately built in the respective recessed chambers 11, 12 back on back with each other. In the branching filter employing the surface acoustic wave element with the above-mentioned configuration, interference between signals of both the filter chips T1, T2 is prevented and the installation space is further reduced.

COPYRIGHT: (C)1994, JPO&Japio

[Previous Doc](#)   [Next Doc](#)   [Go to Doc#](#)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-6170

(43)公開日 平成6年(1994)1月14日

(51)Int.Cl.<sup>5</sup>

H 03 H  
9/25  
9/64

識別記号

厅内整理番号  
A 7259-5 J  
Z 7259-5 J

F I

技術表示箇所

審査請求 未請求 請求項の数 5(全 10 頁)

(21)出願番号

特願平4-159324

(22)出願日

平成4年(1992)6月18日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 谷口 元始

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 佐藤 良夫

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 宮下 勉

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 福島 康文

最終頁に続く

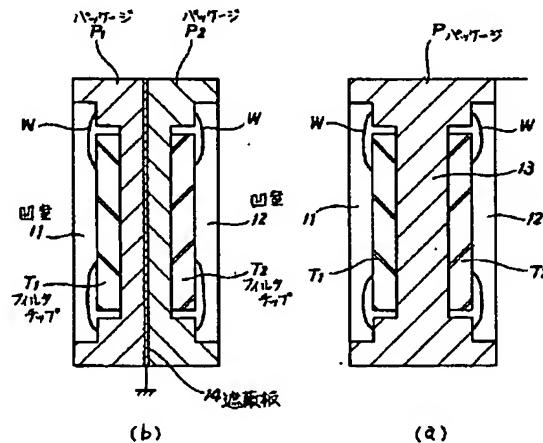
(54)【発明の名称】 弾性表面波分波器

(57)【要約】

【目的】弾性表面波素子を用いた分波器に関し、中心周波数の異なる二つのフィルタチップをパッケージに内蔵してなる分波器において、両フィルタチップ間の信号の干渉を防止でき、しかも設置スペースをさらに削減可能とすることを目的とする。

【構成】一体のパッケージPにおいて、中間の仕切り壁13を挟んで、それぞれ逆向きに開口した凹室11、12を有し、それぞれの凹室11、12中に、異なる中心周波数を持つ2つの弾性表面波帯域通過フィルタチップT1、T2を、互いに背中合わせの状態で別々に内蔵してなる構成とする。

本発明の原理構成



## 【特許請求の範囲】

【請求項1】 一体のパッケージ(P)において、中間の仕切り壁(13)を挟んで、それぞれ逆向きに開口した凹室(11)、(12)を有し、それぞれの凹室(11)、(12)中に、異なる中心周波数を持った2つの弹性表面波帯域通過フィルタチップ(T1)、(T2)を、互いに背中合わせの状態で別々に内蔵してなることを特徴とする弹性表面波分波器。

【請求項2】 凹室(11)を有するパッケージ(P1)と凹室(12)を有するパッケージ(P2)を、接地された遮蔽板(14)を挟んで、互いに背中合わせに接着し、

それぞれの凹室(11)、(12)中に、異なる中心周波数を持った2つの弹性表面波帯域通過フィルタチップ(T1)、(T2)を、互いに背中合わせの状態となるように別々に内蔵してなることを特徴とする弹性表面波分波器。

【請求項3】 前記の二つのパッケージのうち少なくとも片方のパッケージと接地された遮蔽板(14)との間に、整合回路が形成された基板を挟んで接着してなることを特徴とする請求項2記載の弹性表面波分波器。

【請求項4】 各フィルタチップ(T1)、(T2)が回路基板に対し垂直となるように、前記のパッケージを回路基板に実装すると共に、断面がコ字状の金属製カバーを上から被せてなることを特徴とする請求項1または2、3記載の弹性表面波分波器。

【請求項5】 各フィルタチップ(T1)、(T2)が回路基板に対し垂直となるように実装すると共に、パッケージの天井壁の無い形状とし、断面がコ字状の金属製カバーを上から被せてなることを特徴とする請求項1または2、3記載の弹性表面波分波器。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、弹性表面波素子を用いた分波器に関する。近年、自動車電話、携帯電話などの開発が進められており、これに伴い部品の小型化、高性能化が求められている。基準信号の発生素子や位相同期用の素子、あるいはフィルタなどの小型化に対応できる素子として、弹性表面波フィルタや弹性表面波共振子が使用されるようになってきた。

【0002】今後、その小型・安価という特徴を生かして、これらの機器に用いられている分波器への展開が期待されており、より小型で高性能の弹性表面波素子型の分波器の開発が要請されている。

## 【0003】

【従来の技術】〔弹性表面波分波器の構成〕図10に示すように、通過帯域中心周波数の異なる二つの帯域通過弹性表面波フィルタ（以下「フィルタ」と略す）のチップT<sub>t</sub>とT<sub>r</sub>が並列に接続され、それぞれ共通外部信号端子Iに接続されている。送信側のフィルタチップT<sub>t</sub>の通過帯域中心周波数は図11にf<sub>1</sub>で示すように例えば88.7MHzであり、受信側のフィルタチップT<sub>r</sub>の通過帯域中心周波数は図11にf<sub>2</sub>で示すように例えば93.2

MHzである。

【0004】そして、送信側のフィルタチップT<sub>t</sub>は外部信号端子O<sub>1</sub>に、受信側のフィルタチップT<sub>r</sub>は外部信号端子O<sub>2</sub>に接続されている。なお、送信側のフィルタチップT<sub>t</sub>には、整合回路M<sub>1</sub>が、受信側のフィルタチップT<sub>r</sub>には、整合回路M<sub>2</sub>が接続されている。

【0005】図12はフィルタチップT<sub>t</sub>、T<sub>r</sub>の等価回路であり、直列弹性表面波共振器R<sub>1</sub>、R<sub>3</sub>、R<sub>4</sub>および並列弹性表面波共振器R<sub>2</sub>、R<sub>5</sub>が、くし型電極および反射器を有する一端子対形共振器で構成されている。図13はこのフィルタチップT<sub>t</sub>、T<sub>r</sub>の平面図であり、LT（リチウムタンタレート）の基板1上に弹性表面波共振器R<sub>1</sub>～R<sub>5</sub>のパターンが形成されている。そして、両端に接地電極2、3が形成され、チップ信号入力端子A<sub>i</sub>（B<sub>i</sub>）とチップ信号出力端子A<sub>o</sub>（B<sub>o</sub>）が形成されている。

【0006】〔従来の弹性表面波分波器のパッケージング〕特願平3-332242号でも提案したように、送信側のフィルタチップT<sub>t</sub>と受信側のフィルタチップT<sub>r</sub>は、図14に示すようなパッケージ4中に一緒に内蔵して固定されている。パッケージ4はセラミック等の低誘電率材から成り、開口縁より一段低い端子ブロック6、7が形成されている。

【0007】入力側の端子ブロック6には、接地電極G…と入力信号電極S<sub>i</sub>…が形成され、出力側の端子ブロック7には、接地電極G…と出力信号電極S<sub>o</sub>…が形成されている。そして、送信側のフィルタチップT<sub>t</sub>のチップ信号入力端子A<sub>i</sub>と端子ブロック6の信号電極S<sub>i</sub>との間がワイヤW<sub>i</sub>でボンディングされ、チップ信号出力端子A<sub>o</sub>と端子ブロック7の信号電極S<sub>o</sub>との間がワイヤW<sub>o</sub>でボンディングされている。受信側のフィルタチップT<sub>r</sub>も、チップ信号入力端子B<sub>i</sub>と端子ブロック6の信号電極S<sub>i</sub>との間がワイヤW<sub>i</sub>でボンディングされ、チップ信号出力端子B<sub>o</sub>と端子ブロック7の信号電極S<sub>o</sub>との間がワイヤW<sub>o</sub>でボンディングされている。

## 【0008】

【発明が解決しようとする課題】このように、二つの帯域通過弹性表面波フィルタチップT<sub>t</sub>、T<sub>r</sub>を並べて共通のパッケージ4に内蔵し、分波器を構成することで、素子の小型化を実現した。しかしながら、2つのチップT<sub>t</sub>、T<sub>r</sub>間をアースによって分離するのが難しいため、両者間におけるアイソレーションの劣化（電波の流れ）が問題となってきた。

【0009】すなわち、送受両側のフィルタチップT<sub>t</sub>、T<sub>r</sub>間では、入力信号ワイヤW<sub>i</sub>～W<sub>i</sub>間、また出力信号ワイヤW<sub>o</sub>～W<sub>o</sub>間で信号の干渉が生じる、といった新たな問題が発生した。

【0010】しかも、分波器をさらに小型化して、実装スペースを低減することが要求されている。すなわち、自動車電話や携帯電話などの小型化に伴って、図15のよ

うに、ハンドセット8中に内蔵されている回路基板9に分波器のパッケージ4などが、他の大型部品10などと共に実装されるが、ハンドセット8をさらに小型化したり、各種の機能を増設するには、回路基板9上における部品の実装密度をさらに高める必要がある。そのためには、ハンドセット8内の空間を効率的に利用できるように、分波器のパッケージ4などの実装スペース（専有面積）を更に縮小することが求められている。

【0011】本発明の技術的課題は、このような問題に着目し、中心周波数の異なる二つのフィルタチップをパッケージに内蔵してなる分波器において、両フィルタチップ間の信号の干渉を防止でき、しかも設置スペースをさらに削減可能とすることにある。

#### 【0012】

【課題を解決するための手段】図1は本発明による弹性表面波分波器の基本原理を説明する断面図である。図1の(a)は、請求項1の発明を示す図であり、一体のパッケージPにおいて、中間の仕切り壁13を挟んで、それぞれ逆向きに開口した凹室11、12を有している。そして、それぞれの凹室11、12中に、異なる中心周波数を持った2つの弹性表面波帯域通過フィルタチップT1、T2が、互いに背中合わせの状態で別々に内蔵されている。

【0013】請求項2の発明は、図1の(b)のように、凹室11を有するパッケージP1と凹室12を有するパッケージP2が、接地された遮蔽板14を挟んで、互いに背中合わせに接着されている。そして、それぞれの凹室11、12中に、異なる中心周波数を持った2つの弹性表面波帯域通過フィルタチップT1、T2が、互いに背中合わせとなるように別々に内蔵されている。

【0014】請求項3の発明は、図1(b)の二つのパッケージP1、P2のうち少なくとも片方のパッケージと接地された遮蔽板14との間に、整合回路が形成された基板を挟んで接着した構成である。

【0015】請求項4の発明は、請求項1または2、3のパッケージを、各フィルタチップT1、T2が回路基板に対し垂直となるように、回路基板に実装すると共に、断面がコ字状の金属製カバー21を上から被せてなる構成である。

【0016】請求項5の発明は、請求項4のパッケージを、天井壁の無い形状とし、断面がコ字状の金属製カバー21を上から被せてなる構成である。

#### 【0017】

【作用】請求項1によれば、中間の仕切り壁13を挟んで、それぞれ逆向きに開口した凹室11、12中に、異なる中心周波数を持つ2つの帯域通過フィルタのチップT1、T2が、互いに背中合わせの状態で別々に内蔵されているため、二つのフィルタチップT1、T2は、回路基板に対し垂直の状態で実装されることになり、回路基板における実装スペースを削減できる。また、両フィル

タチップT1、T2間の干渉も抑制される。

【0018】請求項2のように、凹室11を有するパッケージと凹室12を有するパッケージを、接地された遮蔽板14を挟んで、互いに背中合わせに接着し、それぞれの凹室11、12中に、異なる中心周波数を持った2つの弹性表面波帯域通過フィルタチップT1、T2が、互いに背中合わせとなるように別々に内蔵した構成においても、回路基板における実装スペースを削減でき、かつそれぞれのパッケージ内の信号線からの電磁波の放射による相互干渉が遮蔽板14によって阻止され、アイソレーションが確実となる。

【0019】請求項3のように、少なくとも片方のパッケージと接地された遮蔽板14との間に、整合回路が形成された基板を挟んで接着した構成になると、それぞれの整合回路間のアイソレーションも確実となる。

【0020】請求項4のように、請求項1～3のパッケージに、断面がコ字状の金属製カバーを上から被せた構成とすることにより、单一の金属製カバーで両方の凹室11、12をカバーできるので、取扱いや装着が簡便になる。

【0021】請求項5のように、請求項4のパッケージを、天井壁の無い形状とし、断面がコ字状の金属製カバーを上から被せた構成とすることにより、分波器の実装スペースを削減できるほか、パッケージの高さも低くできる。

#### 【0022】

【実施例】次に本発明による弹性表面波分波器が実際にどのように具体化されるかを実施例で説明する。図2は請求項1の発明の実施例であり、受信用のフィルタチップTrと送信用のフィルタチップTtが斜視図で示されている。フィルタチップTr、Ttは、図13の場合と同様に、LT基板上にA1-Cu電極材を用いて弹性表面波共振器が形成され、それぞれ異なる中心周波数f1(878.5MHz)、f2(933.5MHz)を有する弹性表面波帯域通過型のフィルタチップである。

【0023】一体のパッケージPは断面図で示されており、セラミックス等によって、中間の仕切り壁13を挟んで、それぞれ逆向きに開口した凹室11、12が形成されている。なお、6、7は、端子ブロックであり、凹室1、12の開口縁より一段低くなっている。そして、図3(b)に示すように、ワイヤボンディング用の電極SiSo、Gが形成されている。

【0024】図2における片方の凹室11には、受信用のフィルタチップTrが挿入固定され、他方の凹室12には、送信用のフィルタチップTtが裏返しにして、挿入固定される。図3は、完成状態を示す図で、(a)は断面図、(b)は斜視図である。それぞれのフィルタチップTr、Ttのチップ信号入力端子Aiと端子ブロック6の信号電極Siとの間がワイヤWiでボンディングされている。また、チップ信号出力端子Aoと端子ブロック

7の信号電極S<sub>0</sub>との間がワイヤW<sub>0</sub>でポンディングされている。

【0025】パッケージPの仕切り壁13中には、端子ブロック6、7と回路基板9間に電気的に配線接続する導体パターン15が形成されており、セラミックの多層配線基板の構造になっている。なお、この多層配線部は、一体のパッケージPを形成するプロセスで形成してもよく、図4(1)のように二つのパッケージP1、P2を形成し、両パッケージP1、P2の間にセラミックの多層配線基板を挟んで接着し、一体化してもよい。

【0026】パッケージPの外面はすべて導体メッキされており、またフィルタチップT<sub>r</sub>、T<sub>t</sub>を内蔵した凹室11、12は、矩形の金属板でカバーされ、かつ接地される。この実施例の構造によれば、通過帯域中心周波数が異なる二つのフィルタチップT<sub>r</sub>、T<sub>t</sub>が背中合わせの凹室11、12中に内蔵されるため、相互間の干渉が低減し、アイソレーションが確実となる。また、フィルタチップT<sub>r</sub>、T<sub>t</sub>が回路基板9に対し垂直なため、実装に要する専有面積は二分の一以下に縮小できる。なお、パッケージPの高さは高くなるが、図15における大型部品10の高さHよりは低いため、問題はない。

【0027】図4は請求項2の発明の実施例を示す図であり、(1)は分解状態の縦断面図、(2)は完成状態の斜視図である。(1)図に示すように、凹室11を有するセラミックパッケージP1と、凹室12を有するセラミックパッケージP2から成り、それぞれ背中合わせに向いている。そして、両パッケージP1、P2間に、接地された遮蔽板14を挟んで接着すると、(2)図のように一体化される。また、パッケージP1、P2の底部に、端子ブロック6、7と回路基板9間に電気的に配線接続する導体パターン15が形成されており、セラミックの多層配線基板の構造になっている。

【0028】この実施例の場合も、パッケージP1、P2の外面はすべて導体メッキされており、凹室11、12は矩形の金属板でカバーされ、かつ遮蔽板14が接地されているため、両フィルタチップT<sub>r</sub>、T<sub>t</sub>間のアイソレーションがより確実になる。

【0029】図5は請求項3の発明の実施例を示す斜視図である。(a)図に示すように、絶縁性の基板T<sub>Mr</sub>は、入力端子16と出力端子17間に、受信側の整合回路M1がバーニングされている。また、もう一つの基板T<sub>Mt</sub>は、入力端子18と接地端子19間に、送信側の整合回路M2がバーニングされている。なお、少なくとも整合回路パターン側が絶縁膜で覆われている。

【0030】受信側の整合回路基板T<sub>Mr</sub>を、図4におけるパッケージP1と遮蔽板14との間に挟んで接着し、また送信側の整合回路基板T<sub>Mt</sub>は、前記の受信側整合回路基板T<sub>Mr</sub>と背中合わせになるように裏返しにして、図4におけるパッケージP2と遮蔽板14との間に挟んで接着すると、図5(b)に示すように、一体化された分

波器が完成する。この実施例でも、パッケージ外面はすべて導体メッキされており、また凹室11、12は矩形の金属板でカバーされ、かつ遮蔽板14を介して接地される。

【0031】このように、ストリップ線路により形成された整合回路基板T<sub>Mr</sub>、T<sub>Mt</sub>と弹性表面波分波器を一体化した場合のフィルタ特性を図6(b)に示す。この図の(a)は受信側と送信側を一体化しないで、別々に測定した場合であり、この測定結果と比較すると、本発明の思想によって一体化した場合は、フィルタ特性が劣化しないことが認められる。

【0032】図7は図14に示す従来の分波器と図5に示す本発明による分波器のアイソレーション特性を測定したものであり、DC~3GHzにおいて50dB以上の特性となった。これは充分実用化が可能な値であり、特に2~3GHzにおいては、アイソレーション特性が格段と向上している。このように、本発明の手法で一体化することによって、受信側と送信側との間の干渉は起きておらず、アイソレーションの信頼性が極めて高いことが確認された。

【0033】図8は請求項4の発明の実施例を示す図である。(a)はシールドカバーの斜視図とカバー実装前の分波器の縦断面図、(b)はカバー実装後の縦断面図である。(b)図に示すように、この実施例は、单一の金属製カバー21で、左右両側の凹室11、12をカバーする。

【0034】すなわち、矩形のカバーを使用するのではなく、(a)図のような金属製のコ字状カバー21を用い、矢印a<sub>1</sub>のように、上から被せると、(b)図の状態となる。このように、コ字状カバー21の天井部21cではパッケージP1、P2の天井部をカバーし、片方の側壁21aで片方のパッケージP1の凹室11を、他方の側壁21bで他方のパッケージP2の凹室12をカバーするので、それぞれ別々のカバーを用いる構造に比べて、着脱などの取り扱いも簡便になる。

【0035】図9は請求項5の発明の実施例を示す図である。(a)はシールドカバーの斜視図とカバー実装前の分波器の縦断面図、(b)はカバー実装後の縦断面図である。(a)図に示すように、この実施例は、図5における分波器の鎖線20から上の部分、すなわちパッケージの天井部Pcに相当する部分を除去した形状にすることで、分波器の高さを、天井部Pcの厚さhだけ低くできる。

【0036】図8、図9の実施例の場合も、パッケージP1、P2のコ字状カバー21でカバーされない外面はすべて、導体メッキされており、かつ遮蔽板14が接地されている。なお、両実施例の思想は、図1~図4の構成にも適用できることは言うまでもない。

#### 【0037】

【発明の効果】請求項1のように、中間の仕切り壁13を挟んで、逆向きに開口した凹室11、12中に、異なった中

心周波数を持つ2つの帯域通過フィルタのチップT1、T2を、互いに背中合わせの状態で別々に内蔵することにより、回路基板における実装スペース(専有面積)を削減でき、両フィルタチップT1、T2間のアイソレーションも向上する。

【0038】請求項2のように、凹室11、12を有するパッケージP1、P2を背中合わせにし、接地された遮蔽板14を挟んで接着し、それぞれの凹室11、12中に、前記のようなフィルタチップT1、T2を、互いに背中合わせとなるように別々に内蔵することにより、回路基板における実装スペースを削減できるほか、両パッケージP1、P2間に遮蔽板14で電気的に遮蔽されるため、両フィルタチップT1、T2間のアイソレーションがより確実になる。

【0039】また、請求項3のように、少なくとも片方のパッケージと接地された遮蔽板14との間に、整合回路が形成された基板を挟んで接着した構成にすると、それぞれの整合回路間ににおける相互干渉も抑制される。

【0040】請求項4のように、請求項1～3のパッケージにコ字状の金属製カバーを上から被せて接地することにより、カバーを単一にでき、着脱などの取扱いが簡便になる。

【0041】請求項5のように、請求項4のパッケージを、天井壁の無い形状とし、コ字状の金属製カバーを上から被せて接地することにより、分波器の実装スペースを削減できるほか、パッケージの高さも低くできる。

#### 【図面の簡単な説明】

【図1】本発明による分波器の基本原理を説明する断面図である。

【図2】請求項1の発明の実施例を示す分解図である。

【図3】請求項1の発明の実施例の完成状態を示す縦断面図と斜視図である。

【図4】請求項2の発明の実施例を示す分解縦断面図と完成状態の斜視図である。

【図5】請求項3の発明の実施例を示す整合回路基板および完成状態の斜視図である。

【図6】受信側と送信側のフィルタチップを別々に測定した場合と本発明により一体化した場合のフィルタ特性を比較する図である。

【図7】従来の分波器と本発明による実施例の分波器とのアイソレーション特性を測定した結果である。

【図8】請求項4の発明の実施例を示す図である。

【図9】請求項5の発明の実施例を示す図である。

【図10】分波器の回路構成を示す図である。

【図11】二つのフィルタチップの通過帯域中心周波数を示す図である。

【図12】フィルタチップの等価回路図である。

【図13】フィルタチップの平面図である。

【図14】従来の分波器を示す平面図と縦断面図である。

【図15】自動車電話機のハンドセット中の回路基板に分波器などの部品が実装された状態を示す断面図である。

#### 10 【符号の説明】

T<sub>r</sub> 受信側のフィルタチップ

T<sub>t</sub> 送信側のフィルタチップ

M1 受信側の整合回路

M2 送信側の整合回路

R1～R5 弾性表面波共振器

1 LT基板

2, 3 接地電極

A<sub>i</sub>, B<sub>i</sub> チップ信号入力端子

A<sub>o</sub>, B<sub>o</sub> チップ信号出力端子

#### 20 20 【符号の説明】

4 パッケージ

5 パッケージの開口縁

6, 7 端子ブロック

Si 入力信号電極

So 出力信号電極

G 接地電極

W<sub>i</sub> 入力信号ワイヤ

W<sub>o</sub> 出力信号ワイヤ

8 ハンドセット

9 回路基板

#### 30 30 【符号の説明】

10 大型の部品

P 一体のパッケージ

P1, P2 別体のパッケージ

Pc パッケージの天井部

11, 12 凹室

13 仕切り壁

14 遮蔽板

15 導体パターン

TMr 整合回路基板(受信側)

TMt 整合回路基板(送信側)

#### 40 40 【符号の説明】

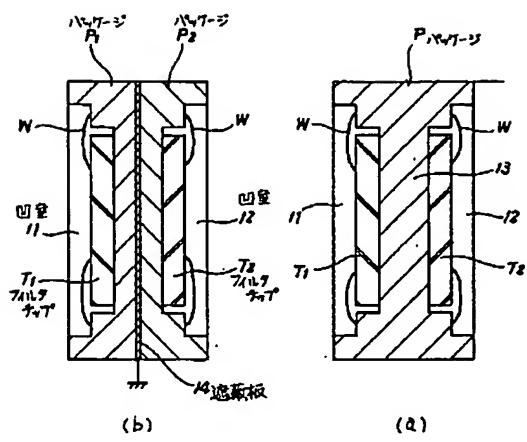
21 コ字状カバー

21a, 21b コ字状カバーの側壁

21c コ字状カバーの天井部

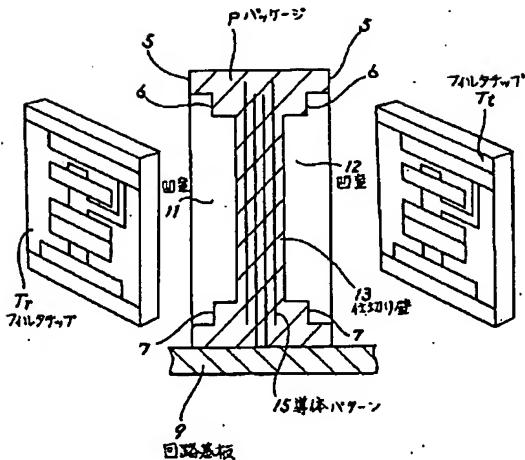
【図1】

## 本発明の原理構成

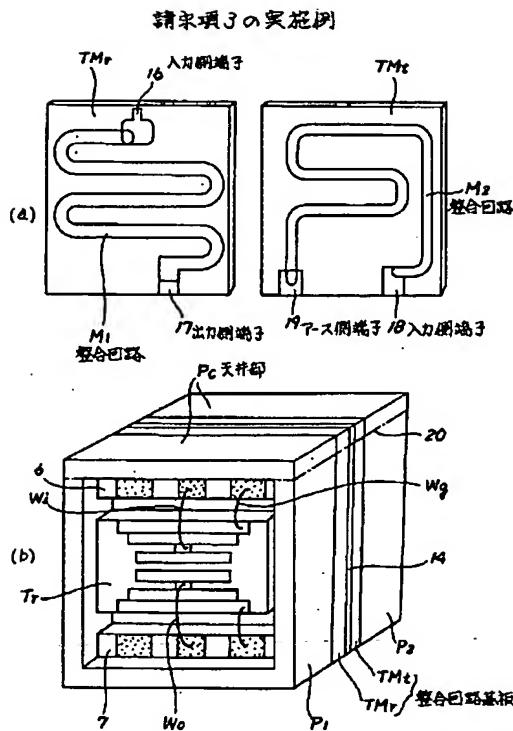


【図2】

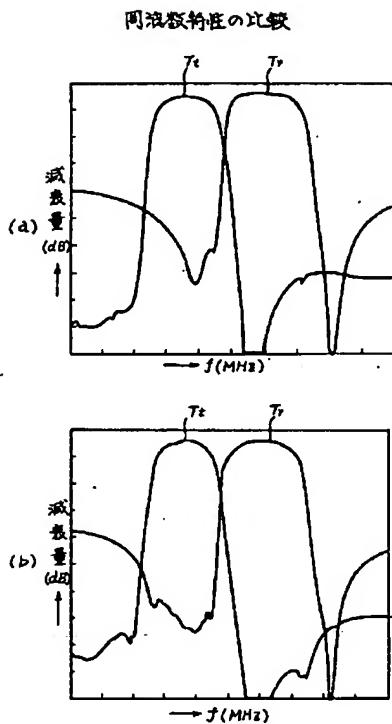
## 請求項1の実施例



【図5】

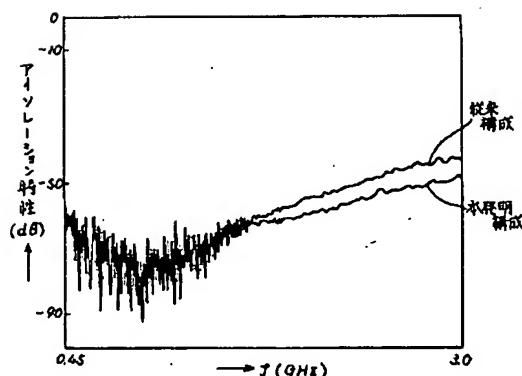


【図6】



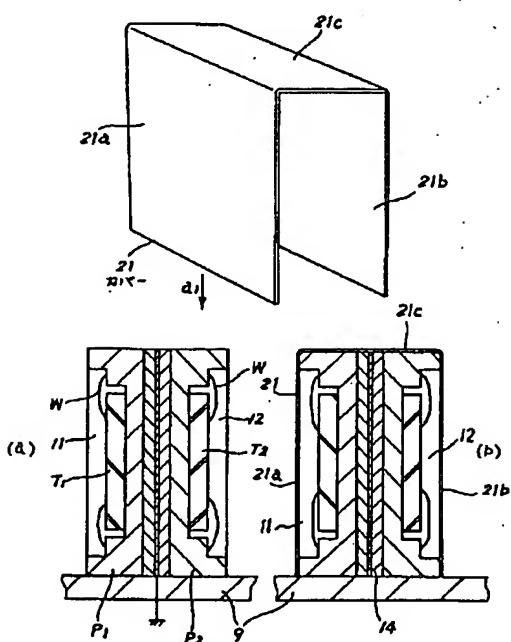
【図7】

アイソレーション特性



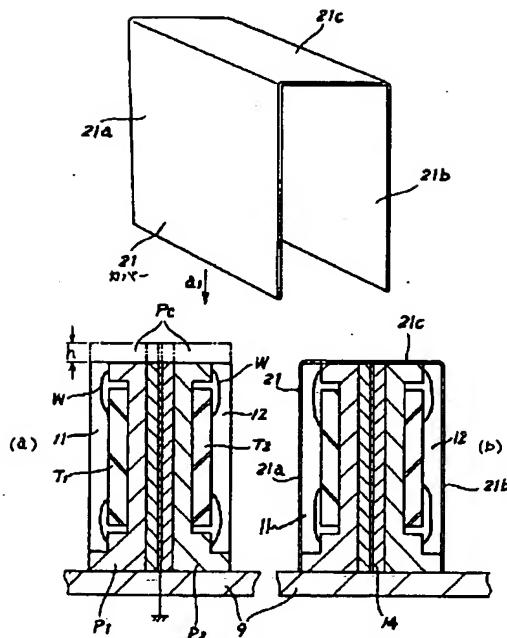
【図8】

請求項4の実施例



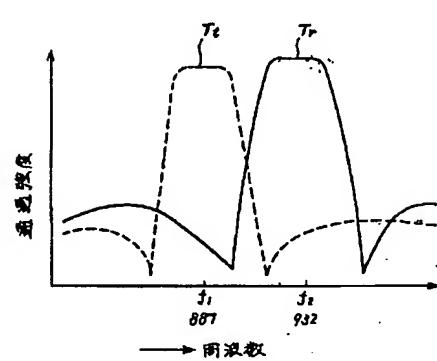
【図9】

請求項1の実施例



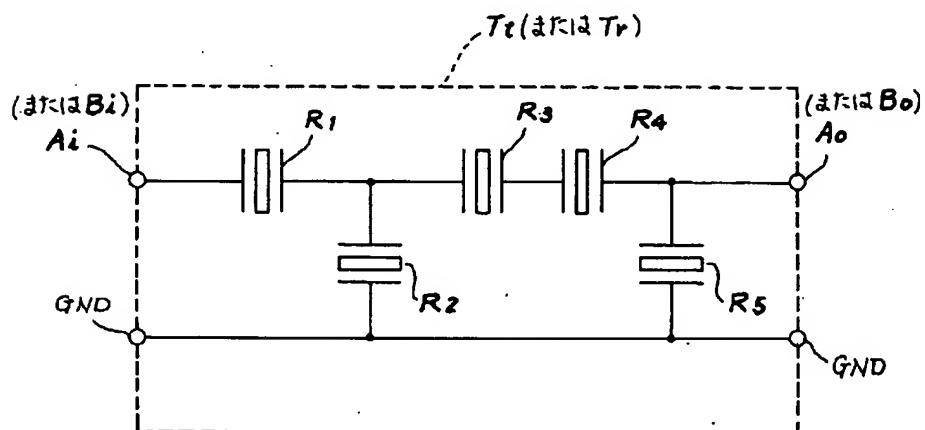
【図11】

二つのフィルタチップの周波数特性



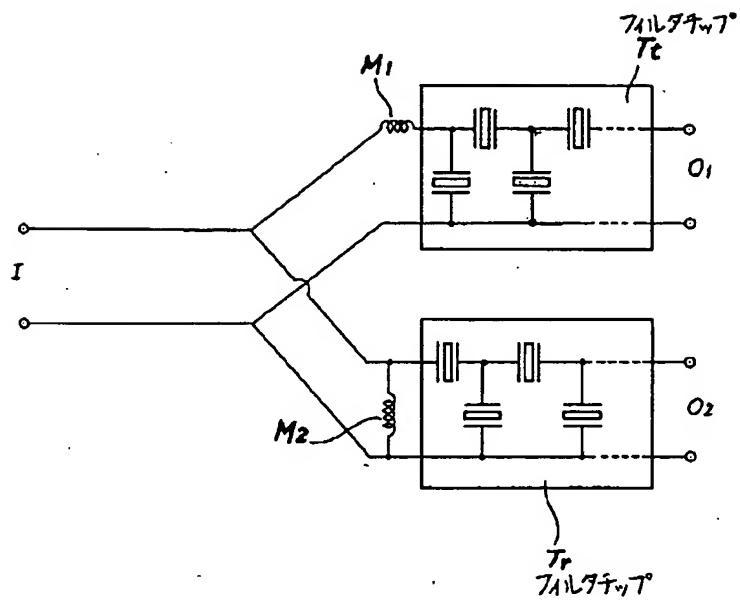
【図12】

フィルタチップの等価回路



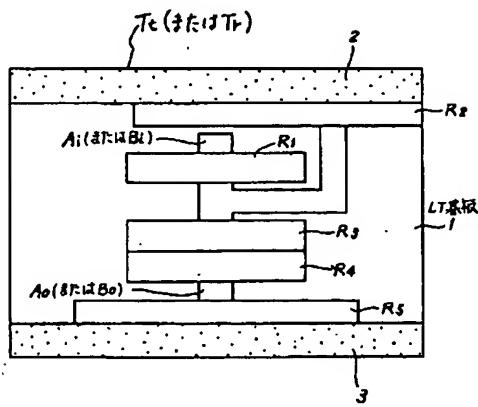
【図10】

## 分波器の回路構成



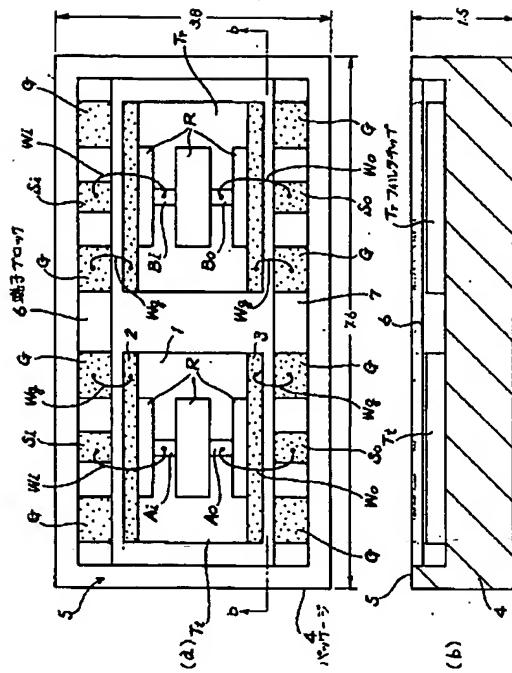
【図13】

フィルタチャップの平面図



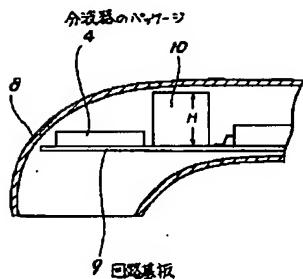
【図14】

従来の分液器のパッケージング



【図15】

分液器の実機状態



フロントページの続き

(72)発明者 伊形 理

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内